

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110575

(P2001-110575A)

(43) 公開日 平成13年4月20日 (2001. 4. 20)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 5 B 33/26		H 0 5 B 33/26	Z 3 K 0 0 7
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
H 0 5 B 33/10		H 0 5 B 33/10	

審査請求 未請求 請求項の数11 O L (全 7 頁)

(21) 出願番号 特願平11-283174

(22) 出願日 平成11年10月4日 (1999. 10. 4)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 鈴木 浩司

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 山田 努

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

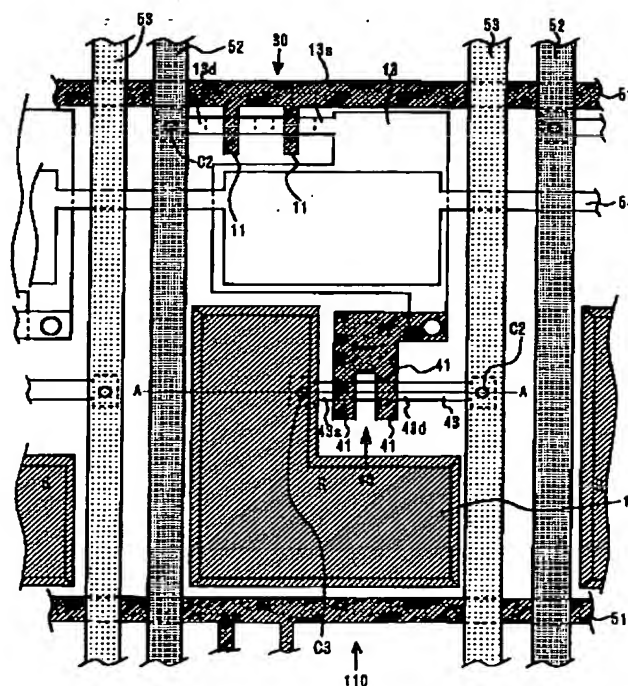
最終頁に続く

(54) 【発明の名称】 エレクトロルミネッセンス表示装置

(57) 【要約】

【課題】 陽極61と陰極67との間で発光素子層66が断線すること、陽極61端部で電界集中が生じ、発光素子層66が局所的に劣化することを防止し、歩留まりが高く、寿命が長いEL表示装置を提供する。

【解決手段】 陽極1、71の端部は斜面になっている。これによって、陽極上に発光素子層66がなだらかに形成されるので、陽極と陰極の短絡、陽極端部での電界集中が防止できる。



BEST AVAILABLE COPY

(2)

【特許請求の範囲】

【請求項1】 基板上方に形成された第1の電極と、該第1の電極上に形成された発光素子層と、該発光素子層上に形成された第2の電極とを有するエレクトロルミネッセンス表示装置において、前記第1の電極の端部は斜面となっていることを特徴とするエレクトロルミネッセンス表示装置。

【請求項2】 前記第1の電極の斜面は10度以上45度以下の角度であることを特徴とする請求項1に記載のエレクトロルミネッセンス表示装置。

【請求項3】 前記第1の電極の斜面は25度以上35度以下の角度であることを特徴とする請求項1に記載のエレクトロルミネッセンス表示装置。

【請求項4】 前記第1の電極の厚さは、前記発光素子層の膜厚の $1/2$ よりも薄いことを特徴とする請求項1乃至3のいずれかに記載のエレクトロルミネッセンス表示装置。

【請求項5】 前記第1の電極の厚さは、前記発光素子層の膜厚の $1/3$ よりも薄いことを特徴とする請求項1乃至3のいずれかに記載のエレクトロルミネッセンス表示装置。

【請求項6】 基板上方に形成された第1の電極と、該第1の電極上に形成された発光素子層と、該エレクトロルミネッセンス素子上に形成された第2の電極とを有するエレクトロルミネッセンス表示装置において、前記第1の電極の厚さは、前記発光素子層の $1/2$ よりも薄いことを特徴とするエレクトロルミネッセンス表示装置。

【請求項7】 基板上方に形成された第1の電極と、該第1の電極上に形成された発光素子層と、該エレクトロルミネッセンス素子上に形成された第2の電極とを有するエレクトロルミネッセンス表示装置において、前記第1の電極の厚さは、前記発光素子層の $1/3$ よりも薄いことを特徴とするエレクトロルミネッセンス表示装置。

【請求項8】 前記第1の電極は画素毎に独立して形成され、前記エレクトロルミネッセンス素子を駆動する薄膜トランジスタを備えたアクティブマトリクス型であることを特徴とする請求項1乃至7のいずれかに記載のエレクトロルミネッセンス表示装置。

【請求項9】 前記薄膜トランジスタを覆って形成された平坦化絶縁膜を更に有し、該平坦化絶縁膜上に前記第1の電極が形成されていることを特徴とする請求項8に記載のエレクトロルミネッセンス表示装置。

【請求項10】 前記第1の電極は第1の方向に延在し、前記第2の電極は、前記第1の電極と交差するように第2の方向に延在した単純マトリクス型であることを特徴とする請求項1乃至7のいずれかに記載のエレクトロルミネッセンス表示装置。

【請求項11】 前記発光素子層は、ホール輸送層、発光層、電子輸送層が積層されてなることを特徴とする請求項1乃至10のいずれかに記載のエレクトロルミネ

ッセンス表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

【0002】

【従来の技術】近年、エレクトロルミネッセンス (Electro Luminescence: 以下、「EL」と称する。) 素子を用いたEL表示装置が、CRTやLCDに代わる表示装置として注目されており、例えば、そのEL素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor: 以下、「TFT」と称する。) を備えたEL表示装置の研究開発も進められている。

【0003】図9に、従来のEL素子及びTFTを備えたEL表示装置の等価回路図を示す。

【0004】同図は、第1のTFT130、第2のTFT140及び有機EL素子160からなるEL表示装置の等価回路図であり、第n行のゲート信号線Gnと第m列のドレイン信号線Dm付近を示している。

【0005】ゲート信号を供給するゲート信号線Gnとドレイン信号を供給するドレイン信号線Dmとが互いに直交しており、両信号線の交差点付近には、有機EL素子160及びこの有機EL素子160を駆動するTFT130、140が設けられている。

【0006】スイッチング用のTFTである第1のTFT130は、ゲート信号線Gnに接続されておりゲート信号が供給されるゲート電極131と、ドレイン信号線Dmに接続されておりドレイン信号が供給されるドレイン電極132と、第2のTFT140のゲート電極141に接続されているソース電極133とからなる。

【0007】有機EL素子駆動用のTFTである第2のTFT140は、第1のTFT130のソース電極133に接続されているゲート電極141と、有機EL素子160の陽極161に接続されたソース電極142と、有機EL素子160に供給される駆動電源150に接続されたドレイン電極143とから成る。

【0008】また、有機EL素子160は、ソース電極142に接続された陽極161と、コモン電極164に接続された陰極162、及びこの陽極161と陰極162との間に挟まれた発光素子層163から成る。

【0009】また、第1のTFT130のソース電極133と第2のTFT140のゲート電極141との間に一方の電極171が接続され他方の電極172がコモン電極173に接続された補助容量170を備えている。

【0010】ここで、図9の等価回路図に示す回路の駆動方法について、説明する。ゲート信号線Gnからのゲート信号がゲート電極131に印加されると、第1のTFT130がオンになる。そのため、ドレイン信号線Dmからドレイン信号がゲート電極141に供給され、ゲ

(3)

3

ート電極141の電位がドレイン信号線Dmの電位と同電位になる。そしてゲート電極141に供給された電圧値に相当する電流が駆動電源150から有機EL素子160に供給される。それによって有機EL素子160はドレイン信号の大きさに応じた強度で発光する。

【0011】次に従来のEL表示装置について図6、7を用いて説明する。図6は従来のEL表示装置の1画素を示す平面図である。51は図9のゲート信号線Gn、52はドレイン信号線Dm、53は駆動電源150、54は補助容量170の電極172、61は有機EL素子160の陽極161にそれぞれ相当する。行方向にゲート信号線51が配置され、列方向にドレイン信号線52と駆動電源53が配置されている。それらによって区画された領域内に補助容量と発光素子層が配置される。補助容量は、半導体膜13と電極54によって形成されている。半導体膜13はコンタクトC1を介してドレイン信号線52に接続され、ドレイン13d、ソース13sの間にゲート電極11が配置されている。

【0012】半導体膜43はコンタクトC2を介して駆動電源53に接続され、ドレイン43d、ソース43sの間に半導体膜13に接続されたゲート電極41が配置されている。半導体膜43はコンタクトC3を介して有機EL素子の陽極61に接続されている。

【0013】図7(a)は図6のA-A線断面図である。透明な基板10上に半導体膜13が形成され、これを覆ってゲート絶縁膜12が形成されている。ゲート絶縁膜12上にゲート信号線51から分岐したゲート電極11と、補助容量電極54が配置され、これらを覆って層間絶縁膜15が形成される。層間絶縁膜15上にドレイン信号線52が配置され、コンタクトC1を介して半導体膜13に接続されている。それらを覆って平坦化絶縁膜17が形成されている。

【0014】図7(b)は図6のB-B線断面図である。基板10上に半導体膜43、ゲート絶縁膜12、ゲート電極41、層間絶縁膜15が順次積層され、層間絶縁膜15上にドレイン信号線52、駆動電源53が配置され、それらを覆って平坦化絶縁膜17が形成されている。平坦化絶縁膜17上に陽極61が配置され、コンタクトC3を介して半導体膜43に接続されている。陽極61上には第1ホール輸送層62、第2ホール輸送層63、発光層64、電子輸送層65の積層構造である発光素子層66が配置されている。それらを覆って陰極67が配置される。

【0015】陽極61の形成方法は、まず全面にITO膜を形成し、ポジ型フォトリソを所定形状に形成した後、薬液を用いたウェットエッチすることによって形成する方法が一般的である。

【0016】

【発明が解決しようとする課題】ところが、このように有機EL素子を形成する際に、陽極61の上に形成する

4

発光素子層66は、その厚みが約200nmと非常に薄いため、陽極61端部の平坦化絶縁膜17との段差によってカバレッジが悪くなる。そのため、図8に矢印で示す箇所は、陽極61の頂点と陰極67の頂点が向かい合うため、ここに電界集中が生じ、発光層64が早く劣化するという問題が生じる。また、カバレッジが更に悪くなると、図示したように、発光素子層66が切れて、上層に設けた陰極67が陽極61と短絡し、この画素は表示欠陥となってしまいう問題があった。

【0017】そこで本発明は、陽極の厚みによる発光層64の局所的な劣化や、短絡を防止し、よってより歩留まりの高い、また、より寿命の長いEL表示装置を提供することを目的とする。

【0018】

【課題を解決するための手段】本発明は、上記課題を解決するためになされ、基板上に第1の電極、ホール輸送層、発光層、電子輸送層、第2の電極が順に積層されるエレクトロルミネッセンス素子を有するエレクトロルミネッセンス表示装置において、第1の電極の端部は斜面となっているエレクトロルミネッセンス表示装置である。

【0019】そして、第1の電極の斜面は10度以上45度以下、さらには、25度以上35度以下の角度である。

【0020】また、第1の電極の厚さは、ホール輸送層、発光層、電子輸送層の膜厚の合計の1/2、さらにはその1/3よりも薄い。

【0021】

【発明の実施の形態】本発明の第1の実施形態について以下に以下に説明する。第1の実施形態は、本発明をアクティブマトリクス型有機EL表示装置に適用した例である。図1に第1の実施形態のEL表示装置の1表示画素を示す平面図を示し、図2に図1中のA-A線に沿った断面図を示す。

【0022】各画素の駆動回路は、図9に示す回路と全く同一であって、図6、7の従来例と異なる点は第1の電極である陽極1の断面形状のみである。

【0023】51は図9のゲート信号線Gn、52はドレイン信号線Dm、53は駆動電源150、54は補助容量170の電極172、61は有機EL素子160の陽極161にそれぞれ相当する。行方向にゲート信号線51が配置され、列方向にドレイン信号線52と駆動電源53が配置されている。それらによって区画された領域内に補助容量と発光層が配置される。補助容量は、半導体膜13と電極54によって形成されている。半導体膜13はコンタクトC1を介してドレイン信号線52に接続され、ドレイン13d、ソース13sの間にゲート電極11が配置されている。

【0024】半導体膜43はコンタクトC2を介して駆動電源53に接続され、ドレイン43d、ソース43s

50

(4)

5
の間に半導体膜13に接続されたゲート電極41が配置されている。半導体膜43はコンタクトC3を介して有機EL素子の陽極1に接続されている。

【0025】図2に示すように、有機EL表示装置は、ガラスや合成樹脂などから成る基板又は導電性を有する基板あるいは半導体基板等の基板10上に、TFT及び有機EL素子を順に積層形成して成る。ただし、基板10として導電性を有する基板及び半導体基板を用いる場合には、これらの基板10上にSiO₂やSiNなどの絶縁膜を形成した上にTFT及び有機EL表示装置を形成する。

【0026】本実施の形態においては、第1及び第2のTFT30、40ともに、ゲート電極を能動層の上方に設けたいわゆるトップゲート型のTFTであり、能動層として多結晶シリコンよりなる半導体膜を用いた場合を示す。またゲート電極11がダブルゲート構造であるTFTの場合を示す。

【0027】まず、スイッチング用のTFTである第1のTFT30について説明する。

【0028】図2に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板10上に、半導体膜43、ゲート絶縁膜12を順に形成する。半導体膜43は、第2のTFTの能動層となっており、ソース43s、ドレイン43d、チャネル43cを有する。ゲート絶縁膜12上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなるゲート電極41が形成され、これを覆ってSiO₂膜、SiN膜及びBSiO₂膜の順に積層された層間絶縁膜15が形成される。その上にドレイン信号線52、駆動電源53を形成する。

【0029】TFTは、いわゆるLDD (Lightly Doped Drain) 構造である。即ち、チャネル13c上のゲート電極41をマスクにしてイオンドーピングし、更にゲート電極41及びその両側のゲート電極41から一定の距離までをレジストにてカバーしイオンドーピングしてゲート電極41の両側に低濃度領域とその外側に高濃度領域のソース43s及びドレイン43dが設けられている。

【0030】更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜17を形成する。そして、その平坦化絶縁膜17のソース43sに対応した位置にコンタクトホールを形成し、コンタクトC3を介してソース43sとコンタクトしたITOから成る透明な第1の電極、即ち有機EL素子の陽極1を平坦化絶縁膜17上に形成する。

【0031】発光素子層66は、一般的な構造であり、ITO等の透明電極から成る陽極1、MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層62、TPD (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) からなる第2ホール輸送層63、キナクリドン (Quinacridone) 誘導体を

6
含むBebq2 (10-ベンゾ[h]キノリノールベリリウム錯体) から成る発光層64及びBebq2から成る電子輸送層65、マグネシウム・インジウム合金もしくはマグネシウム・銀合金もしくはフッ化リチウム/アルミニウム積層などから成る陰極67がこの順番で積層形成された構造である。

【0032】また有機EL素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0033】このように構成された表示画素が基板10上にマトリクス状に配置されることにより、有機EL表示装置が形成される。

【0034】さて、本実施形態の陽極1は、図2に示したように、端部が斜面となっている。この斜面によって、発光素子層66は陽極1から平坦化絶縁膜17上に均等に形成されるので、カバレッジが悪くなって、陽極1と陰極67とが短絡することが防止される。また、斜面であるので、陽極1の端部には陰極67を向いた角がないので、電界集中がおこりにくい。従って、発光層64は全面に均等に発光し、一部分が早く劣化することもない。

【0035】図3に示す陽極1の斜面の角度θは、より小さい方が断線や電界集中の防止には好適である。しかし、角度が浅くなると、陽極1の端部は、極めて薄い膜となってしまう、形状の再現性が低下するという問題が生じる。従って、陽極1の斜面の角度は10°〜45°、望ましくは30°程度とする。また、陽極1の上端は、図3(b)に示すように、なだらかな曲線となるようにするとよい。

【0036】次に陽極1を斜面とする方法について説明する。上述したように、ITO膜のエッチングは、従来ウェットエッチを用いていたが、ウェットエッチでは、斜面の角度θはほぼ90°となってしまう。そこで本実施形態では、全面に形成したITO膜にポジ型フォトリソを形成し、Cl₂や、HClのような塩素系ガスをを用いたドライエッチを行うことによってITO端部を斜面とした。図4は陽極1の形成方法を示す断面図である。まず図4(a)に示すように、平坦化絶縁膜17上に全面にITO膜21を形成する。次に所定の領域にポジ型フォトリソ22を形成する。これを塩素ガスもしくは塩化水素ガスのような塩素系ガスにさらすと、ITO膜21及びフォトリソ22が等方的にエッチングされる。塩素系ガスをを用いたドライエッチは、ITO膜21とフォトリソ22との選択性が低く、ITO膜21と同時にフォトリソ22もエッチングされる。選択性は低いものの、ITO膜21の方が早くエッチングされるため、エッチング途中は図4(b)に示す

(5)

7

ようになる。そのままエッチングを継続し、エッチング終了時点を図4(c)に示す。本実施形態では、斜面の角度 θ は約 30° となった。このように、ITO膜とレジストの選択性が低いエッチングガスを用いて等方性エッチングをすることによって、端部を斜面とする陽極1を形成することができる。

【0037】次に陽極1の膜厚について述べる。陽極1の膜厚は、発光素子層66の合計膜厚に比較して薄く形成する。陽極1の膜厚が薄ければ、平坦化絶縁膜17との間に生じる段差も緩和されるので、発光素子層66の断線が防止できる。陽極1の厚みによって、表示の色味が変化するため、必ずしも任意の厚さに設定できるわけではないが、可能であれば、陽極1の膜厚は発光素子層66の合計膜厚の $1/2$ 以下、さらには $1/3$ 以下とすることが望ましい。ただし、陽極1を薄く形成しすぎると、陽極1の一部が欠ける等、形状の再現性が低下する。本実施形態では、陽極61は厚さ約85nm、発光素子層66は厚さが計約200nm、陰極67は厚さ約200nmである。

【0038】本発明は、単純マトリクス型のEL表示装置にも適用できる。図5は本発明の第2の実施形態を示す単純マトリクス型EL表示装置の平面図及びそのA-A線断面図である。

【0039】透明基板70上に縦方向に延在する第1の電極である陽極71が配置され、発光素子層66を介して、第1の電極71に交差して横方向に延在する第2の電極である陰極72が配置されている。発光素子層66のうち、発光層64は陽極71と陰極72の交点それぞれに形成されている。

【0040】なお、上述の各実施の形態においてはTFTは能動層の上にゲート電極があるトップゲート構造を例示したが、ボトムゲート構造でも良い。また、上述の各実施の形態においては、能動層として半導体膜を用いたが、微結晶シリコン膜又は非晶質シリコンを用いても良い。

【0041】本実施形態においても陽極71の端部は斜面となっており、発光素子層66がなめらかに形成されるので、陽極71と陰極72との短絡が防止できる。

【0042】更に、上述の各実施の形態においては、有機EL表示装置について説明したが、本発明はそれに限定されるものではなく、発光層が無機材料から成る無機EL表示装置にも適用が可能であり、同様の効果が得られる。

【0043】また、本明細書において、第1の電極を陽極として説明したが、第1の電極とは、基板とEL素子との間に配置され、EL素子に覆われる電極であり、陰

8

極となる場合もあり得る。

【0044】

【発明の効果】以上に述べたように、本発明は、第1の電極の端部は斜面となっているので、この上に形成されるエレクトロルミネッセンス素子がなだらかに形成され、第1の電極と第2の電極の短絡が防止され、歩留まりの高いエレクトロルミネッセンス表示装置とすることができる。

【0045】また、第1の電極端部における電界集中が防止されるので、局所的にエレクトロルミネッセンス素子が劣化することを防止でき、寿命の長いエレクトロルミネッセンス表示装置とすることができる。

【0046】そして、第1の電極の斜面は 10 度以上 45 度以下、さらには、 25 度以上 35 度以下の角度であるので、発光素子層を確実に形成でき、かつ第1の電極の形状の再現性を損なうことがない。

【0047】また、第1の電極の厚さは、発光素子層の膜厚の $1/2$ 、さらにはその $1/3$ よりも薄いので、発光素子層を確実に形成することができる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型EL表示装置の平面図である。

【図2】本発明のアクティブマトリクス型EL表示装置の断面図である。

【図3】本発明の第1の電極端部を拡大して示した断面図である。

【図4】本発明の第1の電極の形成方法を示す断面図である。

【図5】本発明の単純マトリクス型EL表示装置の平面図及び断面図である。

【図6】本発明のEL表示装置の断面図である。

【図7】本発明のEL表示装置の断面図である。

【図8】従来のEL表示装置の問題点を説明するための断面図である。

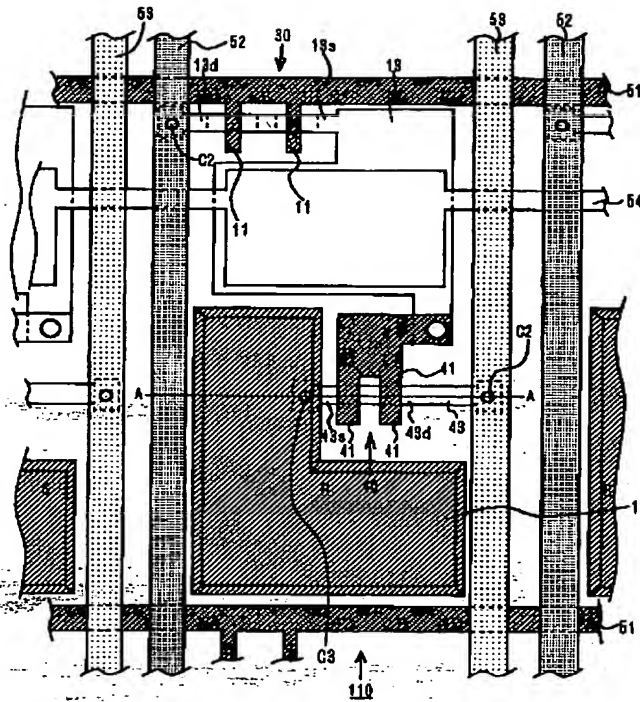
【図9】EL表示装置の等価回路図である。

【符号の説明】

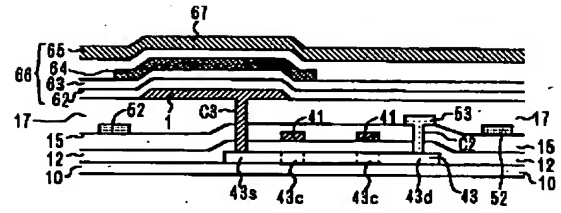
1, 61, 71	第1の電極
67, 72	第2の電極
11, 41	ゲート
13s, 43s	ソース
13d, 43d	ドレイン
13c, 43c	チャネル
30	第1のTFT
40	第2のTFT
53	駆動電源
66	発光素子層

(6)

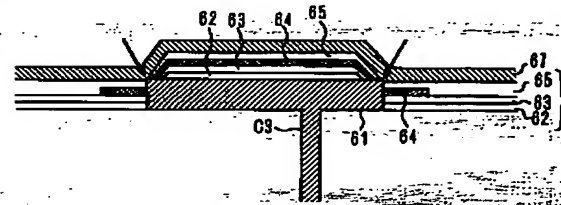
【図1】



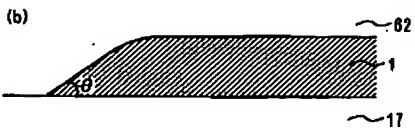
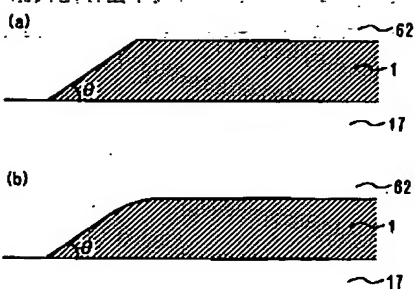
【図2】



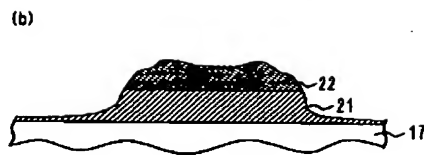
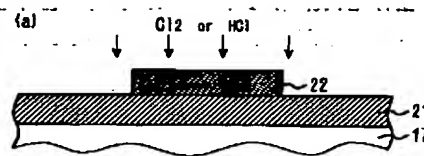
【図3】



【図4】

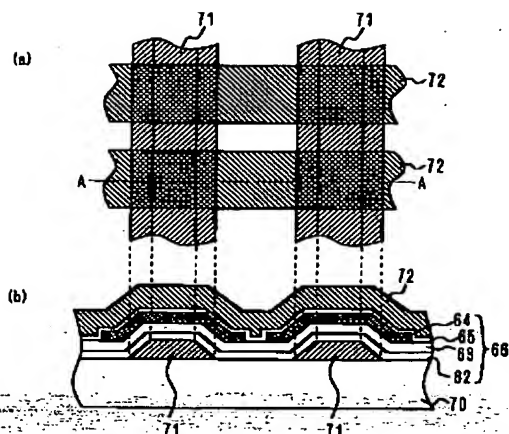


【図5】

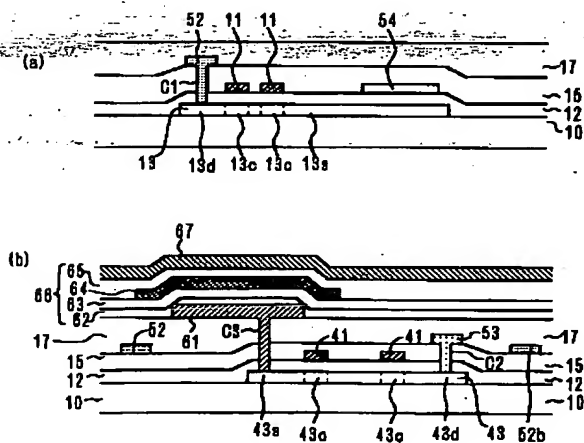


(7)

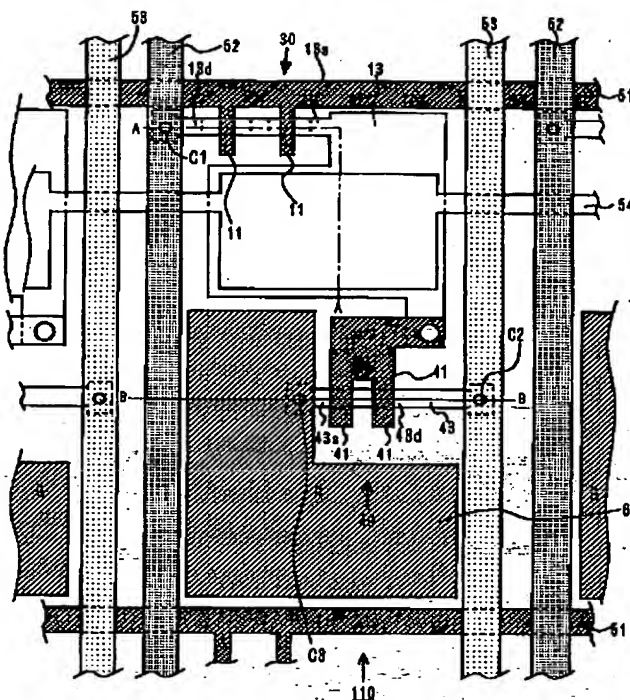
【图 5】



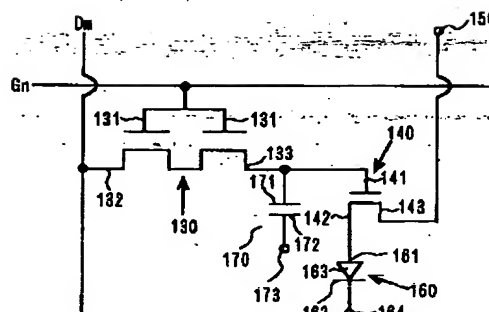
【図 7】



【図 6】



【図9】



フロントページの続き

F ターム(参考)	3K007	AB00	AB05	AB18	BA06	BB07
		CA01	CB01	DA00	DB03	EB00
		FA01				
	5C094	AA21	AA37	BA03	BA27	CA19
		DA09	EA05	EB02	FB01	HA08

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H05B 33/06

(11) 공개번호 특2001-0050817
(43) 공개일자 2001년06월25일

(21) 출원번호 10-2000-0058064
(22) 출원일자 2000년10월04일
(30) 우선권주장 1999-283174 1999년10월04일 일본(JP)
(71) 출원인 산요 덴키 가부시키가이샤 다카노 야스아키
(72) 발명자 일본 오사카후 모리구치시 게이한 혼도오리 2초메 5반 5고 스즈끼고우지
일본아이찌켄하구리궁기소가와조미즈호우지 쓰지마에1
아마다즈도무
(74) 대리인 일본기후켄 모토스궁호즈미조바바마에하리다마찌3조메 112-3
장수길, 주성민

심사청구 : 있음

(54) 일렉트로 루미네센스 표시 장치

요약

양극(61)과 음극(67) 사이에서 발광 소자층(66)이 단선하는 것, 양극(61) 단부에서 전계 집중이 생겨, 발광 소자층(66)이 국소적으로 열화하는 것을 방지하고, 수율이 높고, 수명이 긴 EL 표시 장치를 제공한다.
양극(1, 71)의 단부는 사면으로 되어 있다. 이것에 의해, 양극 상에 발광 소자층(66)이 완만히 형성되기 때문에, 양극과 음극의 단락, 양극 단부에서의 전계집중을 방지할 수 있다.

도표도

도1

색인어

발광 소자층, 발광 표시 장치, 박막 트랜지스터, 일렉트로 루미네센스, 톨 게이트 구조

명세서

도면의 간단한 설명

- 도 1은 본 발명의 액티브 매트릭스형 EL 표시 장치의 평면도.
- 도 2는 본 발명의 액티브 매트릭스형 EL 표시 장치의 단면도.
- 도 3은 본 발명의 제1 전극 단부를 확대하여 나타내는 단면도.
- 도 4는 본 발명의 제1 전극의 형성방법을 나타내는 단면도.
- 도 5는 본 발명의 단순 매트릭스형 EL 표시 장치의 평면도 및 단면도.
- 도 6은 본 발명의 EL 표시 장치의 단면도.
- 도 7은 본 발명의 EL 표시 장치의 단면도.
- 도 8은 종래의 EL 표시 장치의 문제점을 설명하기 위한 단면도.
- 도 9는 EL 표시 장치의 등가 회로도.

<도면의 주요 부분에 대한 부호의 설명>

- 1, 61, 71 : 제1 전극
- 67, 72 : 제2 전극
- 11, 41 : 게이트
- 13s, 43s : 소스
- 13d, 43d : 드레인

13c, 43c : 채널
30 : 제1 TFT
40 : 제2 TFT
53 : 구동 전원
66 : 발광 소자층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은, 일렉트로 루미네센스 소자 및 박막 트랜지스터를 구비한 일렉트로 루미네센스 표시 장치에 관한 것이다.

최근, 일렉트로 루미네센스(Electro Luminescence : 이하, 「EL」이라 칭한다.) 소자를 이용한 EL 표시 장치가, CRT나 LCD를 대신하는 표시 장치로서 주목받고 있고, 예를 들면, 그 EL 소자를 구동시키는 스위칭 소자로서 박막 트랜지스터(Thin Film Transistor: 이하, 「TFT」라 칭한다.)를 구비한 EL 표시 장치의 연구 개발도 진행되고 있다.

도 9에, 종래의 EL 소자 및 TFT를 구비한 EL 표시 장치의 등가 회로도를 나타낸다.

상기 도면은 제1 TFT(130), 제2 TFT(140) 및 유기 EL 소자(160)로 이루어지는 EL 표시 장치의 등가 회로 도이고, 제 n개의 게이트 신호선 Gn과 제 m개의 드레인 신호선 Dm 부근을 나타내고 있다.

게이트 신호를 공급하는 게이트 신호선 Gn과 드레인 신호를 공급하는 드레인 신호선 Dm이 상호 직교하고 있고, 양 신호선의 교차점 부근에는, 유기 EL 소자(160) 및 이 유기 EL 소자(160)를 구동하는 TFT(130, 140)가 설치되어 있다.

스위칭용의 TFT인 제1 TFT(130)는 게이트 신호선 Gn에 접속되어 있고 게이트 신호가 공급되는 게이트 전극(131)과, 드레인 신호선 Dm에 접속되어 있고 드레인 신호가 공급되는 드레인 전극(132)과, 제2 TFT(140)의 게이트 전극(141)에 접속되어 있는 소스 전극(133)으로 이루어진다.

유기 EL 소자 구동용의 TFT인 제2 TFT(140)는, 제1 TFT(130)의 소스 전극(133)에 접속되어 있는 게이트 전극(141)과, 유기 EL 소자(160)의 양극(161)에 접속된 소스 전극(142)과, 유기 EL 소자(160)에 공급되는 구동 전원(150)에 접속된 드레인 전극(143)으로 이루어진다.

또한, 유기 EL 소자(160)는, 소스 전극(142)에 접속된 양극(161)과, 공통 전극(164)에 접속된 음극(162), 및 이 양극(161)과 음극(162) 사이에 끼워진 발광 소자층(163)으로 이루어진다.

또한, 제1 TFT(130)의 소스 전극(133)과 제2 TFT(140)의 게이트 전극(141) 사이에 한쪽의 전극(171)이 접속되고 다른쪽의 전극(172)이 공통 전극(173)에 접속된 보조 용량(170)을 구비하고 있다.

여기서, 도 9의 등가 회로도에 나타내는 회로의 구동 방법에 대해 설명한다. 게이트 신호선 Gn으로부터의 게이트 신호가 게이트 전극(131)에 인가되면, 제1 TFT(130)가 온이 된다. 그 때문에, 드레인 신호선 Dm으로부터 드레인 신호가 게이트 전극(141)에 공급되고, 게이트 전극(141)의 전위가 드레인 신호선 Dm의 전위와 동 전위가 된다. 그리고 게이트 전극(141)에 공급된 전압치에 상당하는 전류가 구동 전원(150)으로부터 유기 EL 소자(160)에 공급된다. 그것에 의해 유기 EL 소자(160)는 드레인 신호의 크기에 따른 강도로 발광한다.

다음에 종래의 EL 표시 장치에 대해 도 6, 7을 이용하여 설명한다. 도 6은 종래의 EL 표시 장치의 1화소를 나타내는 평면도이다. 참조 번호(51)는 도 9의 게이트 신호선 Gn, 참조 번호(52)는 드레인 신호선 Dm, 참조 번호(53)는 구동 전원(150), 참조 번호(54)는 보조 용량(170)의 전극(172), 참조 번호(61)는 유기 EL 소자(160)의 양극(161)에 각각 상당한다. 행 방향으로 게이트 신호선(51)이 배치되고, 열 방향으로 드레인 신호선(52)과 구동 전원(53)이 배치되어 있다. 이들에 의해서 구획된 영역 내에 보조 용량과 발광 소자층이 배치된다. 보조 용량은, 반도체막(13)과 전극(54)에 의해 형성되어 있다. 반도체막(13)은 컨택트 C1을 통해 드레인 신호선(52)에 접속되고, 드레인(13d), 소스(13s) 사이에 게이트 전극(11)이 배치되어 있다.

반도체막(43)은 컨택트 C2를 통해 구동 전원(53)에 접속되고, 드레인(43d), 소스(43s) 사이에 반도체막(13)에 접속된 게이트 전극(41)이 배치되어 있다. 반도체막(43)은 컨택트 C3를 통해 유기 EL 소자의 양극(61)에 접속되어 있다.

도 7의 (a)는 도 6의 A-A선 단면도이다. 투명한 기판(10) 상에 반도체막(13)이 형성되고, 이것을 덮어 게이트 절연막(12)이 형성되어 있다. 게이트 절연막(12) 상에 게이트 신호선(51)으로부터 분기한 게이트 전극(11)과, 보조 용량 전극(54)이 배치되고, 이들을 덮어 층간 절연막(15)이 형성된다. 층간 절연막(15) 상에 드레인 신호선(52)이 배치되고, 컨택트 C1을 통해 반도체막(13)에 접속되어 있다. 이들을 덮고 평탄화 절연막(17)이 형성되어 있다.

도 7의 (b)는 도 6의 B-B선 단면도이다. 기판(10) 상에 반도체막(43), 게이트 절연막(12), 게이트 전극(41), 층간 절연막(15)이 순차 적층되고, 층간 절연막(15) 상에 드레인 신호선(52), 구동 전원(53)이 배치되고, 이들을 덮어 평탄화 절연막(17)이 형성되어 있다. 평탄화 절연막(17) 상에 양극(61)이 배치되고, 컨택트 C3를 통해 반도체막(43)에 접속되어 있다. 양극(61) 상에는 제1 홀 수송층(62), 제2 홀 수송층(63), 발광층(64), 전자 수송층(65)의 적층 구조인 발광 소자층(66)이 배치되어 있다. 이들을

덮어 음극(67)이 배치되어 있다.

양극(61)의 형성 방법은, 우선 전면에 ITO막을 형성하고, 포지티브형 포토레지스트를 소정 형상으로 형성한 후, 화학 약품을 이용하여 웨트 에칭함으로써 형성하는 방법이 일반적이다.

그런데, 이와 같이 유기 EL 소자를 형성할 때에, 양극(61) 상에 형성하는 발광 소자층(66)은, 그 두께가 약 200nm로 매우 얇기 때문에, 양극(61) 단부의 평탄화 절연막(17)과의 단차에 의해 커버리지가 나빠진다. 그 때문에, 도 8에 화살표로 나타내는 개소는, 양극(61)의 정점과 음극(67)의 정점이 마주 보기 때문에, 여기에 전계 집중이 생겨, 발광층(64)이 빠르게 열화한다고 하는 문제가 생긴다. 또한, 커버리지가 더욱 나빠지면, 도시한 바와 같이 발광 소자층(66)이 끊어져서, 상층에 설치한 음극(67)이 양극(61)과 단락하고, 이 화소는 표시 결함이 되는 문제가 있다.

발명이 이루고자 하는 기술적 과제

그래서 본 발명은, 양극의 두께에 의한 발광층(64)의 국소적인 열화나, 단락을 방지하여, 따라서 보다 수율이 높고, 또한, 보다 수명이 긴 EL 표시 장치를 제공하는 것을 목적으로 한다.

본 발명은, 상기 과제를 해결하기 위해 이루어진 것으로, 기판 상에 제1 전극, 홀 수송층, 발광층, 전자 수송층, 제2 전극이 순서대로 적층되어 이루어지는 일렉트로 루미네센스 소자를 갖는 일렉트로 루미네센스 표시 장치에 있어서, 제1 전극의 단부는 사면으로 되어 있는 일렉트로 루미네센스 표시 장치이다.

그리고, 제1 전극의 사면은 10° 이상 45° 이하, 또한, 25° 이상 35° 이하의 각도이다.

또한, 제1 전극의 두께는 홀 수송층, 발광층, 전자 수송층의 막 두께의 합계의 1/2, 또한 그 1/3보다도 얇다.

발명의 구성 및 작용

본 발명의 제1 실시예에 대해 이하에 설명한다. 제1 실시예는, 본 발명을 액티브 매트릭스형 유기 EL 표시 장치에 적용한 예이다. 도 1에 제1 실시예의 EL 표시 장치의 1 표시 화소를 나타내는 평면도를 도시하고, 도 2에 도 1 중의 A-A선에 따른 단면도를 도시한다.

각 화소의 구동 회로는, 도 9에 도시한 회로와 완전히 동일하며, 도 6, 7의 종래예와 다른 점은 제1 전극인 양극(1)의 단면 형상만이다.

참조 번호(51)는 도 9의 게이트 신호선 Gn, 참조 번호(52)는 드레인 신호선 Dn, 참조 번호(53)는 구동 전원(150), 참조 번호(54)는 보조 용량(170)의 전극(172), 참조 번호(61)는 유기 EL 소자(160)의 양극(161)에 각각 상당한다. 행 방향으로 게이트 신호선(51)이 배치되고, 열 방향으로 드레인 신호선(52)과 구동 전원(53)이 배치되어 있다. 이들에 의해 구획된 영역 내에 보조 용량과 발광층이 배치된다. 보조 용량은, 반도체막(13)과 전극(54)에 의해 형성되어 있다. 반도체막(13)은 콘택트 C1을 통해 드레인 신호선(52)에 접속되고, 드레인(13d), 소스(13s) 사이에 게이트 전극(11)이 배치되어 있다.

반도체막(43)은 콘택트 C2를 통해 구동 전원(53)에 접속되고, 드레인(43d), 소스(43s) 사이에 반도체막(13)에 접속된 게이트 전극(41)이 배치되어 있다. 반도체막(43)은 콘택트 C3을 통해 유기 EL 소자의 양극(1)에 접속되어 있다.

도 2에 도시한 바와 같이, 유기 EL 표시 장치는 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 혹은 반도체 기판 등의 기판(10) 상에, TFT 및 유기 EL 소자를 순서대로 적층 형성하여 이루어진다. 단, 기판(10)으로서 도전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는, 이들 기판(10) 상에 SiO₂나 SiN 등의 절연막을 형성한 상에 TFT 및 유기 EL 표시 장치를 형성한다.

본 실시예에 있어서는, 제1 및 제2 TFT(30, 40) 모두, 게이트 전극을 능동층의 상층에 설치한 소위 톱 게이트형의 TFT이며, 능동층으로서 다결정 실리콘으로 이루어지는 반도체막을 이용한 경우를 나타낸다. 또한 게이트 전극(11)이 더블 게이트 구조인 TFT의 경우를 나타낸다.

우선, 스위칭용의 TFT인 제1 TFT(30)에 대해 설명한다.

도 2에 도시한 바와 같이, 석영 유리, 무알카리 유리 등으로 이루어지는 절연성 기판(10) 상에, 반도체막(43), 게이트 절연막(12)을 순서대로 형성한다. 반도체막(43)은 제2 TFT의 능동층으로 되어 있고, 소스(43s), 드레인(43d), 채널(43c)을 갖는다. 게이트 절연막(12) 상에, 크롬(Cr), 몰리브덴(Mo) 등의 고용점 금속으로 이루어지는 게이트 전극(41)이 형성되고, 이것을 덮어 SiO₂막, SiN막 및 SiO₂막의 순서로 적층된 층간 절연막(15)이 형성된다. 그 위에 드레인 신호선(52), 구동 전원(53)을 형성한다.

TFT는 소위 LDD(Lightly Doped Drain) 구조이다. 즉, 채널(13c) 상의 게이트 전극(41)을 마스크로 하여 이온 도핑하고, 또한 게이트 전극(41) 및 그 양측의 게이트 전극(41)으로부터 일정한 거리까지를 레지스트로 커버하고 이온 도핑하여 게이트 전극(41)의 양측에 저농도 영역과 그 외측에 고농도 영역의 소스(43s) 및 드레인(43d)이 설치되어 있다.

또한 전면에 예를 들면 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)을 형성한다. 그리고, 그 평탄화 절연막(17)의 소스(43s)에 대응한 위치에 콘택트홀을 형성하고, 콘택트 C3을 통해 소스(43s)와 콘택트한 ITO로 이루어지는 투명한 제1 전극, 즉 유기 EL 소자의 양극(1)을 평탄화 절연막(17) 상에 형성한다.

발광 소자층(66)은, 일반적인 구조이고, ITO 등의 투명 전극으로 이루어지는 양극(1), MTDATA(4,4-bis(3-methylphenyl)phenylamino)biphenyl)로 이루어지는 제1 홀 수송층(62), TPD(4,4,4-tris(3-methylphenyl)phenylamino)triphenylamine)로 이루어지는 제2 홀 수송층(63), 퀴나크리돈(Quinacridone) 유도체를 포함하는 Bebb2(10-벤조 h) 퀴놀리논-베릴륨 착제)로 이루어지는 발광층(64) 및 Bebb2로 이루어

머지는 전자 수송층(65), 마그네슘·인듐 합금 혹은 마그네슘·은 합금 혹은 불화리튬/알루미늄 적층 등으로 이루어지는 음극(67)의 순서대로 적층 형성된 구조이다.

또한 유기 EL 소자는, 양극으로부터 주입된 홀과, 음극으로부터 주입된 전자가 발광층의 내부에서 재결합하고, 발광층을 형성하는 유기 분자를 여기하여 여기자가 생긴다. 이 여기자가 방사 싹결하는 과정에서 발광층으로부터 광이 빠져나가고, 이 광이 투명한 양극으로부터 투명 절연 기판을 통해 외부로 방출되어 발광한다.

이와 같이 구성된 표시 화소가 기판(10) 상에 매트릭스형으로 배치됨으로써, 유기 EL 표시 장치가 형성된다.

그런데, 본 실시예의 양극(1)은, 도 2에 도시한 바와 같이, 단부가 사면으로 되어 있다. 이 사면에 의해서, 발광 소자층(66)은 양극(1)으로부터 평탄화 절연막(17) 상에 완만하게 형성되므로, 커버리지가 나빠져, 양극(1)과 음극(67)이 단락하는 것이 방지된다. 또한, 사면이기 때문에, 양극(1)의 단부에는 음극(67)을 향한 각이 없으므로, 전계 집중이 일어나기 어렵다. 따라서, 발광층(64)은 전면에 균등하게 발광하고, 일부만이 빠르게 열화하는 경우도 없다.

도 3에 도시한 양극(1)의 사면의 각도 θ 는, 보다 작은 쪽이, 단선이나 전계집중의 방지에는 적합하다. 그러나, 각도가 알기 있지만, 양극(1)의 단부는, 매우 얇은 막으로 되어, 형상의 재현성이 저하된다고 하는 문제가 생긴다. 따라서, 양극(1)의 사면의 각도는 $10^\circ \sim 45^\circ$, 바람직하게는 30° 정도로 한다. 또한, 양극(1)의 상단은, 도 3의 (b)에 도시한 바와 같이, 완만한 곡선이 되도록 하면 더욱 좋다.

다음에 양극(1)을 사면으로 하는 방법에 대해 설명한다. 상술한 바와 같이, IT0막의 예청은, 종래 웨트 예청을 이용하고 있었지만, 웨트 예청에서는, 사면의 각도 θ 는 거의 90° 로 된다. 그래서 본 실시예에서는, 전면에 형성한 IT0막에 포지티브형 포토레지스트를 형성하고, Cl, Na, HCl과 같은 염소계 가스를 이용한 드라이에칭을 행함으로써 IT0 단부를 사면으로 하였다. 도 4는 양극(1)의 형성방법을 나타내는 단면도이다. 우선 도 4의 (a)에 도시한 바와 같이, 평탄화 절연막(17) 상에 전면에 IT0막(21)을 형성한다. 다음에 소정의 영역에 포지티브형 포토레지스트(22)를 형성한다. 이것을 염소 가스 혹은 염화소 가스 또는 염소계 가스로 노출하면, IT0막(21) 및 포토레지스트(22)가 등방적으로 에칭된다. 염소계 가스를 이용한 드라이 에칭은 IT0막(21)과 포토레지스트(22)와의 선택성이 낮고, IT0막(21)과 동시에 포토레지스트(22)도 에칭된다. 선택성은 낮지만, IT0 막(21)쪽이 빠르게 에칭되기 때문에, 에칭 도중에는 도 4의 (b)에 도시한 바와 같이 된다. 그대로 에칭을 계속하면, 에칭 종료 시점을 도 4의 (c)에 도시한다. 본 실시예에서는, 사면의 각도 θ 는 약 30° 로 되었다. 이와 같이, IT0막과 레지스트의 선택성이 낮은 에칭 가스를 이용하여 등방성 에칭을 함으로써, 단부를 사면으로 하는 양극(1)을 형성할 수가 있다.

다음에 양극(1)의 막 두께에 대해 진술한다. 양극(1)의 막 두께는, 발광 소자층(66)의 합계 막 두께에 비교하여 얇게 형성한다. 양극(1)의 막 두께가 얇으면, 평탄화 절연막(17) 사이에 생기는 단차도 완화된므로, 발광 소자층(66)의 단선을 방지할 수 있다. 양극(1)의 두께에 의해서, 표시의 색이 변화하기 때문에, 반드시 임의의 두께로 설정할 수 있는 것은 아니지만, 가능하면, 양극(1)의 막 두께는 발광 소자층(66)의 합계 막 두께의 1/2 이하, 또한 1/3 이하로 하는 것이 바람직하다. 다만, 양극(1)을 지나치게 얇게 형성하면, 양극(1)의 일부가 빠지는 등, 형상의 재현성이 저하된다. 본 실시예에서는, 양극(1)은 두께 약 85 nm, 발광 소자층(66)은 두께가 계 약 200nm, 음극(67)은 두께 약 200nm이다.

본 발명은, 단순 매트릭스형의 EL 표시 장치에도 적용할 수 있다. 도 5는 본 발명의 제2 실시예를 나타내는 단순 매트릭스형 EL 표시 장치의 평면도 및 그 A-A선 단면도이다.

투명 기판(70) 상에 세로 방향으로 연장하는 제1 전극인 양극(71)이 배치되고, 발광 소자층(66)을 통해 제1 전극(71)에 교차하여 가로 방향으로 연장하는 제2 전극인 음극(72)이 배치되어 있다. 발광 소자층(66) 중, 발광층(64)은 양극(71)과 음극(72)의 교점 각각에 형성되어 있다.

또, 상술의 각 실시예에 있어서는 TFT는 능동층 상에 게이트 전극이 있는 톨 게이트 구조를 예시하였지만, 보텀 게이트 구조여도 좋다. 또한, 상술의 각 실시예에 있어서는, 능동층으로서 반도체막을 이용하였지만, 미결정 실리콘막 또는 비정질 실리콘을 이용하여도 좋다.

본 실시예에 있어서는 양극(71)의 단부는 사면으로 되어 있고, 발광 소자층(66)이 완만하게 형성되기 때문에, 양극(71)과 음극(72)과의 단락을 방지할 수 있다.

또한, 상술의 각 실시예에 있어서는, 유기 EL 표시 장치에 대해 설명하였지만, 본 발명은 그것에 한정되는 것이 아니라, 발광층이 무기 재료로 이루어지는 무기 EL 표시 장치에도 적용이 가능하며, 마찬가지로 효과가 얻어진다.

또한, 본 명세서에 있어서, 제1 전극을 양극으로서 설명하였지만, 제1 전극은, 기판과 EL 소자 사이에 배치되고, EL 소자에 덮이는 전극이며, 음극이 되는 경우도 있을 수 있다.

발광의 효과

이상에서 진술한 바와 같이, 본 발명은, 제1 전극의 단부는 사면으로 되어 있으므로, 이 위에 형성되는 일렉트로 루미네센스 소자가 완만히 형성되고, 제1 전극과 제2 전극의 단락이 방지되고, 수율이 높은 일렉트로 루미네센스 표시 장치로 할 수 있다.

또한, 제1 전극 단부에서의 전계 집중이 방지되므로, 국소적으로 일렉트로 루미네센스 소자가 열화하는 것을 방지할 수 있어, 수명이 긴 일렉트로 루미네센스 표시 장치로 할 수 있다.

그리고, 제1 전극의 사면은 10° 이상 45° 이하, 또한, 25° 이상 35° 이하의 각도이므로, 발광 소자층을 확실하게 형성할 수 있고, 또한 제1 전극의 형상의 재현성을 손상하는 일이 없다.

또한, 제1 전극의 두께는, 발광 소자층의 막 두께의 1/2, 또한 그 1/3보다도 얇기 때문에, 발광 소자층을

확실하게 형성할 수가 있다.

(57) 청구의 범위

청구항 1

기판 상측에 형성된 제1 전극,

상기 제1 전극 상에 형성된 발광 소자층, 및

상기 발광 소자층 상에 형성된 제2 전극을 갖는 일렉트로 루미네센스 표시 장치에 있어서,

상기 제1 전극의 단부는 사면으로 되어 있는 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 2

제1항에 있어서,

상기 제1 전극의 사면은 10° 이상 45° 이하의 각도인 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 3

제1항에 있어서,

상기 제1 전극의 사면은 25° 이상 35° 이하의 각도인 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 4

제1항 내지 제3항 중 어느 한항에 있어서,

상기 제1 전극의 두께는, 상기 발광 소자층의 막 두께의 $1/2$ 보다도 얇은 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 5

제1항 내지 제3항 중 어느 한항에 있어서,

상기 제1 전극의 두께는, 상기 발광 소자층의 막 두께의 $1/3$ 보다도 얇은 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 6

기판 상측에 형성된 제1 전극,

상기 제1 전극 상에 형성된 발광 소자층, 및

상기 발광 소자층 상에 형성된 제2 전극을 갖는 일렉트로 루미네센스 표시 장치에 있어서,

상기 제1 전극의 두께는, 상기 발광 소자층의 $1/2$ 보다도 얇은 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 7

기판 상측에 형성된 제1 전극,

상기 제1 전극 상에 형성된 발광 소자층, 및

상기 발광 소자층 상에 형성된 제2 전극을 갖는 일렉트로 루미네센스 표시 장치에 있어서,

상기 제1 전극의 두께는, 상기 발광 소자층의 $1/3$ 보다도 얇은 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 8

제1항, 제2항, 제3항, 제6항 또는 제7항 중 어느 한항에 있어서,

상기 제1 전극은 화소마다 독립하여 형성되고,

상기 제2 전극은 상기 발광 소자를 구동하는 박막 트랜지스터를 포함한 액티브 매트릭스형인 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 9

제8항에 있어서,

상기 박막 트랜지스터를 덮어 형성된 평탄화 절연막을 더 포함하고,

상기 평탄화 절연막 상에 상기 제1 전극이 형성되어 있는 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 10

제1항, 제2항, 제3항, 제6항 또는 제7항 중 어느 한항에 있어서,

상기 제1 전극은 제1 방향으로 연장되고,

상기 제2 전극은, 상기 제1 전극과 교차하도록 제2 방향으로 연장된 단순 매트릭스형인 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

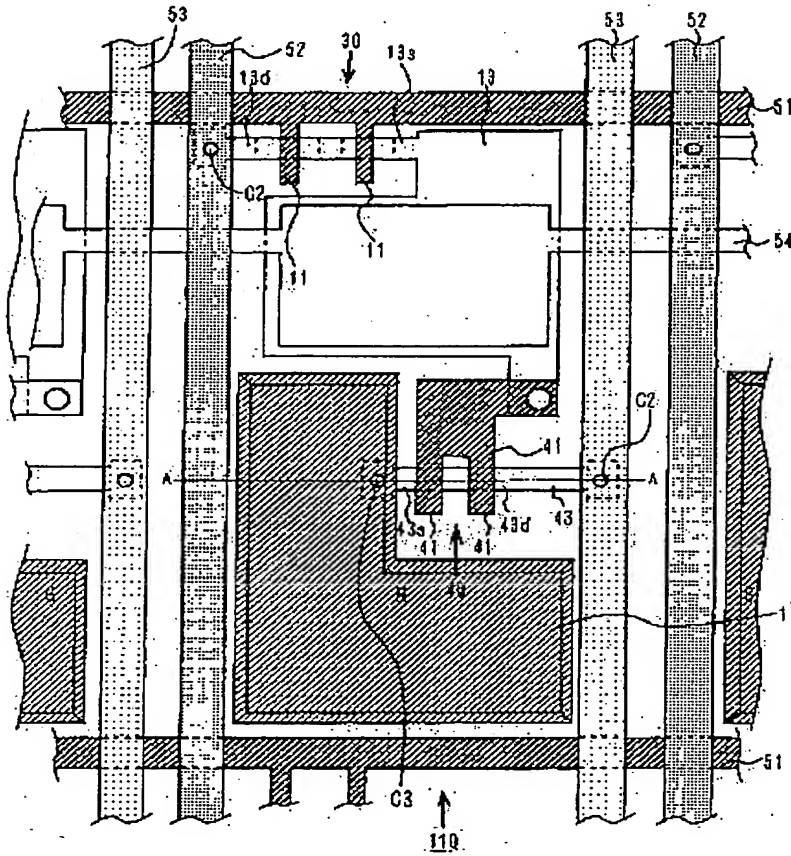
청구항 11

제1항, 제2항, 제3항, 제6항 또는 제7항 중 어느 한항에 있어서,

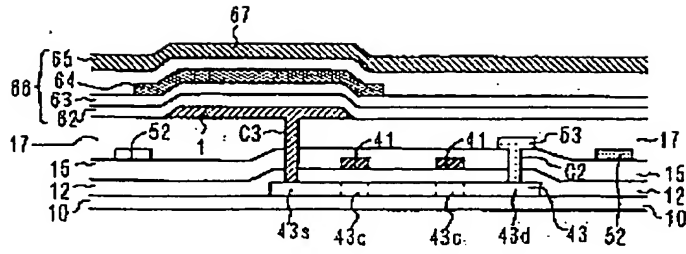
상기 발광 소자층은, 홀 수송층, 발광층, 전자 수송층이 적층되어 이루어지는 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

도면

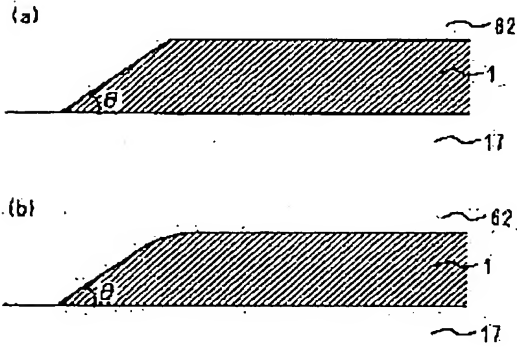
도면1



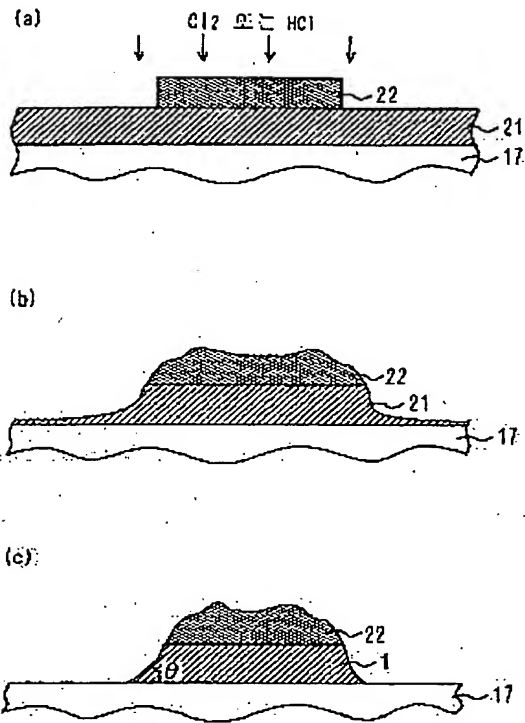
도 2



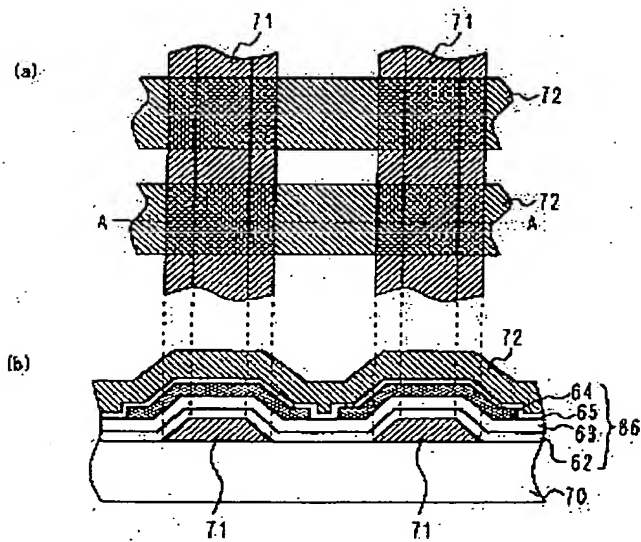
도 3



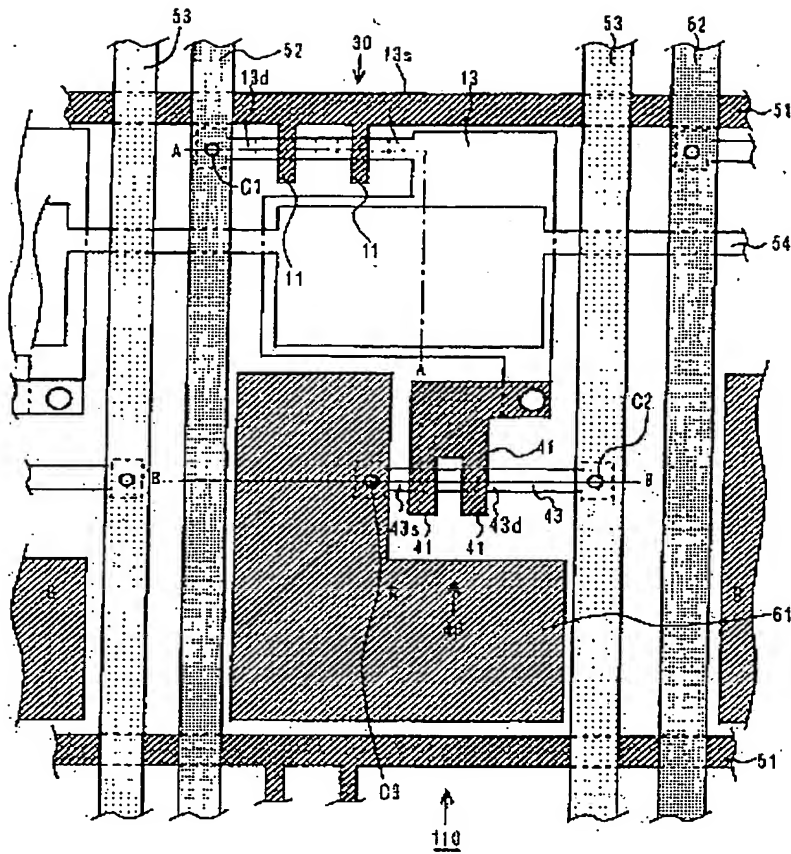
도면4



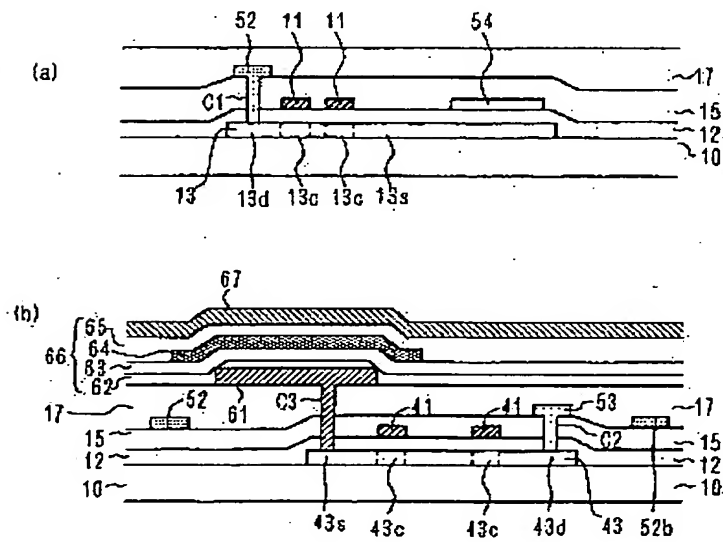
도면5



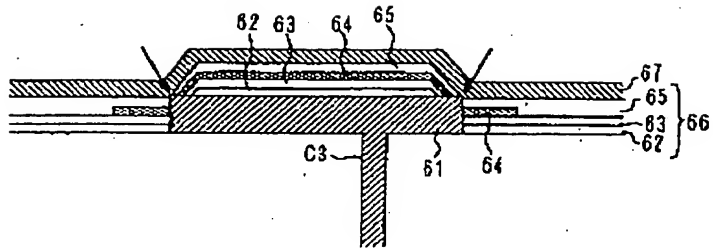
도출



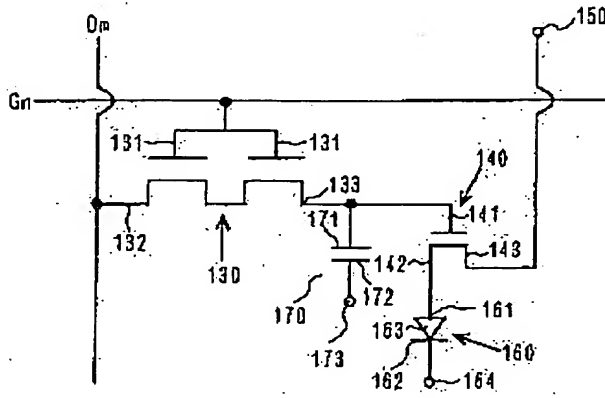
5017



도 28



도 29



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.